

SRPO-1150364 射頻訊號處理系統晶片控制器 規格書

本購案採購射頻訊號處理系統晶片（RFSoc）控制器，主要用於擷取加速器電子束運行期間各相關元件之射頻（RF）訊號，利用控制器內建高速 ADC/DAC 與可程式化邏輯（FPGA）進行即時數位訊號處理，並將處理結果透過控制系統網路提供資料存取，以支援加速器控制、運轉監測、故障診斷及相關研究發展。規格敘述如下：

1. 射頻訊號處理系統晶片控制器 x 2 套

- 1-1 具備整合式射頻晶片上系統（RFSoc Gen3）平台。
- 1-2 具備至少二種 ARM 多核心處理器(Cortex-A53、Cortex-R5)及可程式化邏輯（Programmable Logic），並內建直接射頻取樣。
- 1-3 具備至少 8 通道 14-bit、5 GSPS RF-ADC，以及至少 8 通道 14-bit、10 GSPS RF-DAC。
- 1-4 具備 DDR4 記憶體，處理系統(PS)容量至少 4 GB，程式化邏輯(PL)容量至少 8 GB。
- 1-5 具備至少 8 個 SD-FEC (Soft-Decision Forward Error Correction)。
- 1-6 具備至少 4 個 SFP28 高速光纖通訊介面、至少 1 組 FMC+擴充介面及至少 2 個 RFMC 2.0 連接介面(連結 ADC 與 DAC)。
- 1-7 提供完整開發套件（Evaluation Kit），包含控制器主板、原廠電源供應器、必要連接線材及原廠提供之開發文件。

2. 驗收條件

- 2-1 得標廠商須提供軟體功能檢測報告，以及操作使用教育訓練。
- 2-2 得標廠商須提供產品型錄，本機構將比對產品型錄是否符合本規格第 1 點各項需求規範。

聯絡人：

鄭永森

Phone (O)：(03) 5780281 分機 6233

E-Mail：cheng.ys@nsrrc.org.tw